

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-335622

(43)公開日 平成5年(1993)12月17日

(51)Int.Cl.⁵
H 01 L 33/00

識別記号 庁内整理番号
C 8934-4M
E 8934-4M

F I

技術表示箇所

審査請求 未請求 請求項の数3(全10頁)

(21)出願番号 特願平4-135220

(22)出願日 平成4年(1992)5月27日

(71)出願人 000000033

旭化成工業株式会社

大阪府大阪市北区堂島浜1丁目2番6号

(72)発明者 今井 秀秋

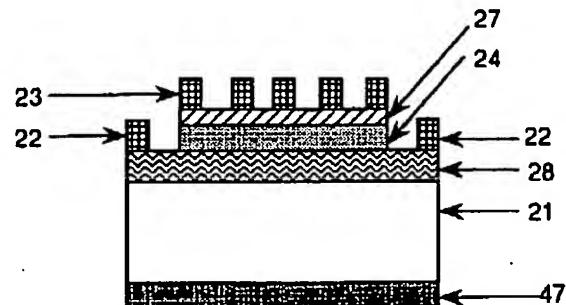
静岡県富士市鉢島2番地の1 旭化成工業
株式会社内

(54)【発明の名称】 半導体発光装置

(57)【要約】

【目的】 光の取り出し効率に優れる半導体発光装置を得ること。

【構成】 透明基板上に形成される空化ガリウム系半導体からなる発光層のD型あるいはI型半導体層に均一に電圧を印加するためのパターン形成した電極が該半導体表面層の表面を50%超えない範囲で被覆し、電極側から光を取り出すことができる半導体発光装置。



1

【特許請求の範囲】

【請求項1】 透明基板上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ該p型あるいは1型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を取り出すことを特徴とする半導体発光装置。

【請求項2】 透明基板上の方の基板面に少なくとも一層の金属層を有し、かつその反対側の基板面上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ該p型あるいは1型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を取り出すことを特徴とする半導体発光装置。

【請求項3】 窒化ガリウム系化合物のp型あるいは1型半導体層からなる表面層に形成される電極のパターンがネット状、クシ状あるいはミアンダ状であることを特徴とする請求項1あるいは2記載の半導体発光装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、特に表示、ディスプレー、光通信に最適な紫外域～橙色半導体発光装置に関するものである。

【0002】

【従来の技術】 半導体素子、特に可視域発光ダイオード(LED)は、広い分野において表示素子として使用されているが、従来、紫外域～青色発光ダイオードおよびレーザーダイオードは実用化されておらず、特に3原色を必要とするディスプレー用として開発が急がれている。紫外域～青色発光ダイオードおよびレーザーダイオードとしては、ZnSe、ZnS、GaNやSiCなどを用いたものが報告されている。

【0003】 しかし、一般的に大きなバンドギャップを有する化合物半導体の作製は難しく、とくに発光素子に使用可能な薄膜の製造方法はまだ確立されているとは言えない。そのなかで、短波長発光素子として有望視されている窒化ガリウム系半導体薄膜は、これまでにはサファイア基板上にMBE法、MOCVD法、ハロゲンCVD法、スパッタリング法により作製されている【プログレス オブ クリスタルグロース アンド キャラクタライゼイション(Progress of Crystal Growth and Characterization) 17 (1988) 53-78】。窒化ガリウム系半導体薄膜においてはそれ自身の単結晶基板がないため、ヘテロエピタキシー法による薄膜成長を行なわなくてはならず、発光素子として使用できる結晶性の良好な薄膜を作製することが困難であるという問題点がある。基板としては、サファイア、酸化亜鉛、シリコン、石英、SiC、GaAsやGaP等が用いられている。しかし、シリコン、SiC、GaAsやGaPのような導電性の基板上での結晶性の良好な窒化ガリウム系半導体薄膜の成長は困難であり、従来は絶縁性の基板が主として用いられている。なかでも、サファイアC面基板を用いてその上にAlNのバッファー層を設けることにより結晶性の良好なGaN薄膜を得ることができるという報告がある【日本結晶成長学会誌 15 (1988) 334-342】。しかしながら、絶縁性の基板を使用するため、電極の取り出し方法が困難であるとか、発光した光を基板を通して取り出すために基板による光の吸収があるため発光効率が低くなるとかいう問題点がある。

10

20

30

40

50

2

Growth and Characterization) 17 (1988) 53-78】。窒化ガリウム系半導体薄膜においてはそれ自身の単結晶基板がないため、ヘテロエピタキシー法による薄膜成長を行なわなくてはならず、発光素子として使用できる結晶性の良好な薄膜を作製することが困難であるという問題点がある。基板としては、サファイア、酸化亜鉛、シリコン、石英、SiC、GaAsやGaP等が用いられている。しかし、シリコン、SiC、GaAsやGaPのような導電性の基板上での結晶性の良好な窒化ガリウム系半導体薄膜の成長は困難であり、従来は絶縁性の基板が主として用いられている。なかでも、サファイアC面基板を用いてその上にAlNのバッファー層を設けることにより結晶性の良好なGaN薄膜を得ることができるという報告がある【日本結晶成長学会誌 15 (1988) 334-342】。しかしながら、絶縁性の基板を使用するため、電極の取り出し方法が困難であるとか、発光した光を基板を通して取り出すために基板による光の吸収があるため発光効率が低くなるとかいう問題点がある。

【0004】 したがって、窒化ガリウム系半導体薄膜からなる光の取り出し効率の良い発光装置を得ることは困難であり、とくに短波長発光素子作製の大きな問題点であった。

【0005】

【発明が解決しようとする課題】 本発明は、短波長発光素子として、発光した光の取り出し効率に優れ、かつ電極の形成および取り出しが容易な窒化ガリウム系半導体発光装置を提供しようとするものである。

【0006】

【課題を解決するための手段】 本発明者らは前記問題点を解決するため鋭意研究を重ねた結果、基板を通さずに発光した光を取り出すことができる構造とすることにより、優れた性能を有する半導体発光装置を得ることを可能とした。すなわち、本発明は透明基板上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ該p型あるいは1型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を取り出すことを特徴とする半導体発光装置、および透明基板上の方の基板面に少なくとも一層の金属層を有し、かつその反対側の基板面上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ該

該p型あるいはi型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を取り出すことを特徴とする半導体発光装置である。

【0007】本発明においては、基板としては透明で表面が平坦であれば良く、一般的に用いられるガラス、多結晶基板、あるいは単結晶基板を用いることができる。その例としては、石英ガラス、高ケイ酸ガラス等のガラスや、炭化ケイ素(SiC)、酸化マグネシウム(MgO)、サファイア(A₂O₃)、石英(SiO₂)、酸化チタン(TiO₂)、チタン酸ストロンチウム(SrTiO₃)、ランタンアルミニネート(LaAlO₃)等の単結晶基板がある。なかでも、上記のような単結晶基板において、該基板上に直接形成する窒化ガリウム系半導体の少なくとも一つの格子定数の整数倍が、該単結晶基板の格子定数の整数倍と5%以下、好ましくは2%以下のミスマッチとなるような表面を出した単結晶基板を用いることが好ましいものとなる。このような表面を有する基板を得る方法としては、単結晶基板の適当な面を基準として、これから所望の角度だけ傾いた面が出るように結晶を成長させるか、基準となる面を有する結晶を成長した後にカッティング・研磨することにより行うことができる。これにより、この基板上に結晶性の良好な窒化ガリウム系半導体薄膜を形成することが可能となる。この場合に、基板面のRHEED(Refractive High Energy Electron Diffraction)パターンにおいてストリーケパターンが観察できる基板であればさらに良質な窒化ガリウム系半導体薄膜を得ることができる。さらに、一般的に用いられるガラス、多結晶基板あるいは単結晶基板の上に、窒化ガリウム系半導体の格子定数が、該単結晶基板の格子定数の整数倍と5%以下のミスマッチとなるような単結晶あるいは高配向性の薄膜を形成せしめて、その上に目的とする窒化ガリウム系半導体薄膜を成長することもできる。

【0008】本発明において、窒化ガリウム系化合物とはガリウム単独からなるGaN半導体あるいはガリウムとII-Ⅲ族元素からなるガリウム系混晶半導体のことである。ガリウム系混晶半導体としてはGaInN、GaAlN、GaInAlN、GaAlBN等があるがとくにこれらに限定されるものではない。窒化ガリウム系化合物の導電型を制御するためには適当な不純物をドーピングすればよいが、n型ドーパントの例としてはSi、Ge、C、Sn、Se、Te等があり、p型ドーパントの例としてはMg、Ca、Sr、Zn、Be、Cd、HgやLi等がある。これらのドーパントの種類とドーピング量を変えることによってキャリアーの種類やキャリアー密度を変えることができる。また、この時に膜厚の方向によりドーピングする濃度を変えた構造としたり、

特定の層のみにドーピングするδドーピング層を設けた構造とすることもできる。ドーピングの方法としては、空化ガリウム系半導体薄膜を形成しながら、あるいは薄膜作製後にイオン注入や拡散法等によって行うことができる。

【0009】本発明の半導体発光装置としては、少なくとも一種類のn型窒化ガリウム系半導体層およびp型あるいはi型半導体層を組み合わせてなる発光層を有し、その発光層はこれらの半導体層を適当に組み合わせればよく、たとえばn/i、n/p、n/i/p、n+/n/p、n+/n/i、n/p/p+等のような構造を有し、さらにそれぞれの層は組成の異なる単結晶窒化ガリウム系半導体層を用いることも可能である。また、単結晶窒化ガリウム系半導体からなる量子井戸構造を形成せしめて、発光効率を高めたり発光波長を制御することもできる。

【0010】半導体発光装置の構造の例としては、図3に示すn-GaN/p-GaNや図4に示すn-Ga_{1-x}In_xN/p-Ga_{1-x}In_xNの他に、n-Ga_{1-x}A_{1-x}N/p-Ga_{1-x}A_{1-x}N、n-GaN/p-GaN、n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN(0≤x≤1、0≤y≤1)、あるいは図5に示すn+-GaN/n-GaN/p-GaN、図6に示すn-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN(0≤x≤1、0≤y≤1)、図7に示すn-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN(0≤x≤1、0≤y≤1)、図8に示すn-Ga_{1-x}A_{1-x}N/p-Ga_{1-x}A_{1-x}N(0≤x≤1、0≤y≤1)、図9に示すn-Ga_{1-x}In_xA_{1-x}N/p-Ga_{1-x}In_xA_{1-x}N(x≤y、0≤x≤1、0≤y≤1)、図10に示すn-GaN/p-GaN/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN(0≤x≤1)、図11に示すGaInN系組成傾斜構造/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN(0≤x≤1)、図12に示すn-Ga_{1-x}In_xN/量子井戸構造/p-Ga_{1-x}In_xN(0≤x≤1)、図13に示すGaN-GaInN歪超格子層/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN(0≤x≤1)等がある。ここで、組成傾斜構造とは基板側から発光層側へ順次混晶の組成を変化せしめて格子整合をとることにより発光層の特性を向上することを可能としたもので、歪超格子層とは組成の異なる数百オングストローム以下の超薄膜を交互に積層して基板と発光層の間の歪を緩和して発光特性を向上することを可能としたものである。量子井戸構造とは量子効果が発現する数百オングストローム以下の厚さの窒化ガリウム系半導体混晶の活性層をそれよりもバンドギャップの大きな窒化ガリウム系半導体混晶のクラッド層ではさんだ構造である。このような構造を一つ有する单一量子井戸構造や、

この量子井戸構造を薄いパリア層で隔てて多層に積層した多重量子井戸構造とすることにより、発光効率を高めたり、発光のしきい値電流を低くすることも可能である。また図14にはn-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN/n-Ga_{1-z}In_zN/p-Ga_{1-w}In_wN(0≤x≤1, 0≤y≤1)のような発光層を2層有するような構造を示す。この場合、たとえば電極22イと電極22ハの間に電圧を印加すると青色の発光を、電極22ハと電極23の間に電圧を印加すると緑色の発光を、電極22イと電極23の間に電圧を印加すると黄色の発光色を得ることができる。このように電圧を印加する電極を選ぶことによって二つの異なった発光色や中間色を発光できる素子を得ることが可能となる。

【0011】本発明における空化ガリウム系半導体薄膜の全体膜厚としては、とくに限定はされないが、エッチング等のプロセスを容易にするためには、5μm以下にすることが好ましく、さらに好ましくは3μm以下にすることである。本発明において、p型あるいはn型半導体層を基板側から一番遠い位置に設ける、すなわち表面層となるが、その上に発光層に電圧を印加するための電極を形成せしめる。p型あるいはn型半導体層の表面に均一に電圧を印加することが発光装置の発光輝度を上げたり、発光を半導体層の表面で均一に行うということでおましいものとなる。p型あるいはn型半導体層の表面に形成する電極の材料としてはAl、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Mo、Ti、Ni等の金属の単体あるいはそれらの合金がある。金属層は、一層だけでもよいが、反射鏡付きフレームにパッケージするときの耐ハンダ性、耐熱性や耐ボンディング性等を向上せしめるために、Ni、W、Mo等の高融点の金属を積層した構造とすることも好ましいものとなる。

【0012】また、本発明においては、透明基板上の空化ガリウム系化合物が形成されていない面上に図18に示すような少なくとも一層の金属層を設けることも好ましいものとなる。この金属層は空化ガリウム系化合物のn型半導体層およびp型あるいはn型半導体層を組み合わせてなる発光層において発光して基板を通して出てくる光を反射して電極側から取り出すことを可能とするものである。これにより、発光素子の光の取り出し効率を高めることができる。金属層として使われる材料としては、Al、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Mo、Ti、Ni等の金属の単体あるいはそれらの合金がある。金属層は、一層だけでもよいが、反射鏡付きフレームにパッケージするときの耐ハンダ性、耐熱性や耐ボンディング性等を向上せしめるために、Ni、W、Mo等の高融点の金属を積層した構造とすることも好ましいものとなる。

【0013】つぎに本発明の発光素子の製造方法について説明する。本発明においては、空化ガリウム系化合物からなる半導体薄膜の作製方法としては、CVD (Chemical Vapor Deposition) 法、MOCVD (Metal Organic Chemical Vapor Deposition) 法、ガスソースMBE (Molecular Beam Epitaxy) 法等がある。なかでも有機化合物を用いず、高真空中で薄膜成長が可能なガスソースMBE法が良質な空化ガリウム系半導体薄膜を作製できるという点で好ましいものである。

【0014】以下、ガスソースMBE法において、窒素を含有するガス状化合物のガスソースとGa固体ソースを併用することにより、基板上に所望の空化ガリウム系半導体からなる積層構造を作製する方法について説明する。ここで、窒素を含有するガス状化合物としては、アンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等を単独で、あるいはアンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等を主体とする混合ガスを用いることができる。混合ガスとしては、上記のような化合物を窒素、アルゴンやヘリウム等の不活性ガスで希釈して使用することも可能である。窒素を含有するガス状化合物の供給量は基板表面においてGaの供給量より大きくする必要があり、窒素を含有するガス状化合物の供給量がGaの供給量より小さくなると生成するGaN半導体薄膜からの窒素の抜けが大きくなるため良好なGaN半導体薄膜を得ることが困難となる。

したがって、窒素を含有するガス状化合物の供給量は固

変えればよく、電極の幅を狭くして、電極間の距離を小さくすれば、光の取り出し効率が向上する。電極の幅をサブミクロン程度とし、かつ電極間もサブミクロン程度の間隔とすることによりp型あるいはn型半導体層の表面に均一に電圧を印加するとともに光の取り出し効率も大きくすることができる。

【0012】また、本発明においては、透明基板上の空化ガリウム系化合物が形成されていない面上に図18に示すような少なくとも一層の金属層を設けることも好ましいものとなる。この金属層は空化ガリウム系化合物のn型半導体層およびp型あるいはn型半導体層を組み合わせてなる発光層において発光して基板を通して出てくる光を反射して電極側から取り出すことを可能とするものである。これにより、発光素子の光の取り出し効率を高めることができる。金属層として使われる材料としては、Al、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Mo、Ti、Ni等の金属の単体あるいはそれらの合金がある。金属層は、一層だけでもよいが、反射鏡付きフレームにパッケージするときの耐ハンダ性、耐熱性や耐ボンディング性等を向上せしめるために、Ni、W、Mo等の高融点の金属を積層した構造とすることも好ましいものとなる。

【0013】つぎに本発明の発光素子の製造方法について説明する。本発明においては、空化ガリウム系化合物からなる半導体薄膜の作製方法としては、CVD (Chemical Vapor Deposition) 法、MOCVD (Metal Organic Chemical Vapor Deposition) 法、ガスソースMBE (Molecular Beam Epitaxy) 法等がある。なかでも有機化合物を用いず、高真空中で薄膜成長が可能なガスソースMBE法が良質な空化ガリウム系半導体薄膜を作製できるという点で好ましいものである。

【0014】以下、ガスソースMBE法において、窒素を含有するガス状化合物のガスソースとGa固体ソースを併用することにより、基板上に所望の空化ガリウム系半導体からなる積層構造を作製する方法について説明する。ここで、窒素を含有するガス状化合物としては、アンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等を単独で、あるいはアンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等を主体とする混合ガスを用いることができる。混合ガスとしては、上記のような化合物を窒素、アルゴンやヘリウム等の不活性ガスで希釈して使用することも可能である。窒素を含有するガス状化合物の供給量は基板表面においてGaの供給量より大きくする必要があり、窒素を含有するガス状化合物の供給量がGaの供給量より小さくなると生成するGaN半導体薄膜からの窒素の抜けが大きくなるため良好なGaN半導体薄膜を得ることが困難となる。

したがって、窒素を含有するガス状化合物の供給量は固

7
体ソースより10倍以上、好ましくは100倍以上、さらに好ましくは1000倍以上にすることである。窒素を含有するガス状化合物の供給方法としてはガスセルを用いればよく、これは窒化ボロン、アルミナ、石英、ステンレスなどの管を基板面に開口部を向けて薄膜成長装置内に設置し、バルブや流量制御装置、圧力制御装置を接続することにより供給量の制御や供給の開始・停止を行うことをできるようにしたものである。また、クラッキングガスセルを使用することもアンモニアガス、三フッ化窒素、ヒドラジンやジメチルヒドラジン等を活性化した状態で基板表面に効率的に供給するということで好ましいものとなる。クラッキングガスセルとは、触媒の存在下においてアンモニアガス、三フッ化窒素、ヒドラジンやジメチルヒドラジン等を加熱し、効率良く活性化せしめるものであって、触媒としてはアルミナ、シリカ、空化ホウ素、炭化ケイ素のようなセラミックスを繊維状あるいは多孔質状にして表面積を大きくすることが好ましいものとなる。クラッキングの温度は触媒の種類やアンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等の供給量等によって変えることが必要であるが、100～600℃の範囲に設定することが好ましいものとなる。

【0015】ガスソースMBE法により窒化ガリウム系半導体薄膜を作製するうえで、Ga、InやAlのようなIII属金属元素と窒素を含有するガス状化合物を同時に基板面に供給したり、Gaと窒素を含有するガス状化合物を交互に基板面に供給したり、あるいは薄膜成長時に成長中断して結晶化を促進したりする方法を行うこともできる。とくに、RHEED (Refractive High Energy Electron Diffraction) パターンを観察してストリークが見えることを確認しながら膜成長を行うことは好ましいものである。

【0016】以下、一例としてアンモニアガスを用いたガスソースMBE法により作製した窒化ガリウム系半導体薄膜からなる発光素子の製造方法について説明するが、とくにこれに限定されるものではない。装置としては、図1に示すような真空容器1内に、蒸発用ルツボ(クヌードセンセル)2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、および四重極子質量分析器9、RHEDガン10、およびRHEEDスクリーン11を備えたガスソースMBE装置を用いた。

【0017】蒸発用ルツボ2にはGa金属を入れ、基板面において $10^{13} \sim 10^{19} / \text{cm}^2 \cdot \text{sec}$ になる温度に加熱した。アンモニアガスや三フッ化窒素の導入にはクラッキングガスセル6を用い、アンモニアガスや三フッ化窒素を基板8に直接吹き付けるように設置した。導入量は基板表面において $10^{16} \sim 10^{20} / \text{cm}^2 \cdot \text{sec}$ になるよう供給した。蒸発用ルツボ4および5にはMg、Ca、Zn、Be、Cd、Sr、Hg、Li等のp型ドーパン

トやSi、Ge、Sn、C、Se、Te等のn型ドーパントを入れ、所定の供給量になるように温度および供給時間を制御することによりドーピングを行なう。

【0018】基板8としては、サファイアR面からサファイアc軸のR面射影を回転軸として90度回転させた面を使用し、200～900℃に加熱した。まず、基板8を真空容器1内で900℃で加熱した後、所定の成長温度に設定し、0.1～30オングストローム/secの成長速度で膜厚0.1～3μmのn型GaN半導体薄膜を、ついで蒸発用ルツボ2および蒸発用ルツボ4のMgのシャッターを同時に開けて膜厚0.01～2μmのp型あるいはi型GaN半導体薄膜を形成せしめ、発光素子用の積層薄膜を作製した。本発明において、RHEEDのストリークパターンを見ながら膜成長を行うことは好ましいものである。

【0019】ついで、該積層薄膜にプロセシングを行うことにより、素子の形状を決めるとともに電圧を印可するための電極を設ける。リソグラフィープロセスは通常のフォトレジスト材料を用いる一般的なプロセスで行うことができ、エッチング法としてはドライエッチング法を用いることが好ましい。ドライエッチング法としては、イオンミリング、ECRエッチング、反応性イオンエッティング、イオンビームアシストエッティング、集束イオンビームエッティングを用いることができる。とくに本発明においては、窒化ガリウム系半導体の積層薄膜の全体膜厚が小さいためにこれらのドライエッティング法が効率的に適用できるのも特長の一つである。

【0020】p型あるいはi型半導体層の表面に均一に電圧を印加するための電極の材料としてはAl、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Ti、Ni等の金属の単体あるいはそれらの合金やPt、W、Mo等のシリサイドを用いることができる。電極は、MBE法、CVD法、真空蒸着法、電子ビーム蒸着法やスパッタ法により作製することができる。また、発光層が形成されている面と反対側の面上に形成する金属層の材料としてはAl、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Ti、Ni等の金属の単体あるいはそれらの合金を用いることができる。それらの金属層は、MBE法、CVD法、真空蒸着法、電子ビーム蒸着法やスパッタ法により作製することができる。また、金属の積層構造を作製する場合にはこれらの方法を組み合わせることにより行うことができる。

【0021】このような方法によって得られたウエハーをダイシングソー等で切断し、ワイヤーボンダーにより金線を用いて配線し、エポキシ系樹脂、メタクリル系樹脂やカーボネート系樹脂等によるパッケージを行い、発光素子を作製した。

【0022】

【実施例】以下、実施例によりさらに詳細に説明する。
50 発光強度は発光表面から垂直軸上20cmの距離で測定

した。

【0023】

【実施例1】アンモニアガスを用いたガスソースMBE法により、サファイア基板上にGaN半導体積層薄膜を成長し、それを使用した青色の発光素子を作製した例について説明する。図1に示すような真空容器1内に、蒸発用ルツボ2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、四重極質量分析器9、RHEED用電子銃10、およびRHEEDスクリーン11を備えたガスソースMBE装置を用いた。

【0024】蒸発用ルツボ2にはGaN金属を入れ1020℃に加熱し、蒸発用ルツボ5口にはZn金属を入れ190℃に加熱した。ガスの導入には内部にアルミナファイバーを充填したクラッキングガスセル6を使用し、400℃に加熱して、ガスを直接に基板7に吹き付けるようにして5cc/minの速度で供給した。基板8としては20mm角の大きさのサファイアR面からサファイアc軸のR面射影を回転軸として9.2度回転させた面を用いた。

【0025】真空容器内の圧力は、成膜時において 1×10^{-6} Torrであった。まず、基板8を900℃で30分間加熱し、ついで700℃の温度に保持し成膜を行う。成膜はアンモニアガスをクラッキングガスセル6から供給しながら、まずGaNのシャッター13を開け、1.0オングストローム/secの成膜速度で膜厚6000オングストロームのn-GaN半導体層を作製する。つぎに、シャッター13とともにシャッター16口を開け該GaN半導体薄膜上に800オングストロームのZnをドーピングしたp-GaN半導体層を成長し、GaN半導体積層薄膜を作製した。

【0026】ついで、微細加工プロセスを適用することにより、素子パターンの作製および電極の形成を行う。リソグラフィープロセスは通常のフォトレジスト材料を用いるプロセスにより行うことができ、エッチング法としてはイオンミリング法により、素子パターンの作製を行った。ついで、n-GaN半導体層にはA1電極を、p-GaN半導体層には電極幅が20μmで電極間距離が50μmのネット状のAu電極（表面の25%を覆う）をそれぞれ真空蒸着法によって形成した。この素子の断面構造を図3に、ダイオード特性を図2に示す。

【0027】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して13mAの電流を注入すると、発光強度が90mcdの青色の発光が観測された。

【0028】

【実施例2】アンモニアガスを用いたガスソースMBE法により、サファイア基板上にGaN半導体積層薄膜を成長し、それを使用した発光素子を作製した例について

50 測された。

説明する。図1に示すような真空容器1内に、蒸発用ルツボ2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、四重極質量分析器9、RHEED用電子銃10、およびRHEEDスクリーン11を備えたガスソースMBE装置を用いた。

【0029】蒸発用ルツボ2にはGaN金属を入れ1020℃に加熱し、蒸発用ルツボ5口にはZn金属を入れ190℃に加熱した。ガスの導入には内部にアルミナファイバーを充填したクラッキングガスセル6を使用し、400℃に加熱して、ガスを直接に基板7に吹き付けるようにして5cc/minの速度で供給した。基板8としては20mm角の大きさのオフ角が0.3度のサファイアR面を用いた。

【0030】真空容器内の圧力は、成膜時において 1×10^{-6} Torrであった。まず、基板8を900℃で30分間加熱し、ついで700℃の温度に保持し成膜を行う。成膜はアンモニアガスをクラッキングガスセル6から供給しながら、まずGaNのシャッター13を開け、1.0オングストローム/secの成長速度で1500オングストロームの厚みのn+-GaN半導体層を、続けて4500オングストロームのn-GaN半導体層を形成し、ついでシャッター13とともにシャッター16口を開けてZnをドーピングした500オングストロームの厚みのp-GaN半導体層を形成しGaN半導体積層薄膜を作製した。

【0031】ついで、微細加工プロセスを適用することにより、素子パターンの作製および電極の形成を行う。リソグラフィープロセスは通常のフォトレジスト材料を用いるプロセスにより行うことができ、エッチング法としてはイオンミリング法により、素子パターンの作製を行った。ついで、n-GaN半導体層にはA1電極を、p-GaN半導体層には電極幅が20μmで電極間距離が50μmのネット状のAu電極（表面の25%を覆う）をそれぞれ真空蒸着法によって形成した。この素子の断面構造を図5に示す。

【0032】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して10mAの電流を注入すると、発光強度が70mcdの青色の発光が観測された。

【0033】

【実施例3】GaN半導体積層薄膜が形成されていない基板面に金属層を形成する以外は、実施例2と同様の方法によりGaN半導体積層構造を作製した。金属層は5000オングストロームのA1層とし、真空蒸着法により作製した。この素子の断面構造を図18に示す。この素子の電極に10Vの電圧を印加して10mAの電流を注入すると、発光強度が80mcdの青色の発光が観測された。

11

【0034】

【実施例4】アンモニアガスを用いたガスソースMBE法により、サファイア基板上にGaN組成傾斜構造を成長し、その上にGaN混晶からなる発光層を形成し、それを使用した青色の発光素子を作製した例について説明する。図1に示すような真空容器1内に、蒸発用ルツボ2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、四重極質量分析器9、RHEED用電子錶10、およびRHEEDスクリーン11を備えたガスソースMBEを装置として用いた。

【0035】蒸発用ルツボ2にはGa金属を入れ1020℃に加熱し、蒸発用ルツボ3にはIn金属を入れ880℃に加熱し、蒸発用ルツボ5にはMg金属を入れ290℃に加熱した。ガスの導入には内部にアルミナファイバーを充填したクラッキングガスセル6を使用し、400℃に加熱して、ガスを直接に基板7に吹き付けるようにして5cc/minの速度で供給した。

【0036】基板8としては、20mm角の大きさのサファイアR面からサファイアc軸のR面射影を回転軸として9.2度回転させた面を用いた。真空容器内の圧力は、成膜時において 1×10^{-6} Torrであった。まず、基板8を900℃で30分間加熱し、ついで700℃の温度に保持し成膜を行う。成膜はアンモニアガスをクラッキングガスセル6から供給しながら、まず10秒間Gaのシャッター13のみを開け、ついでGaとInのルツボのシャッターを開けて、蒸発ルツボ3の温度を880℃から910℃まで0.6℃/minの速度で昇温しながら、1.0オングストローム/secの成膜速度で、膜厚3000オングストロームのGaNからGa_{0.95}In_{0.05}N組成傾斜構造を有するGaN混晶薄膜を作製する。つぎに、該GaN混晶薄膜上に2000オングストロームのn型Ga_{0.95}In_{0.05}N半導体層を成長し、さらにその上に蒸発ルツボ2、3および5イのシャッターを開けてMgをドーピングしたp型Ga_{0.95}In_{0.05}N半導体層を成長し、GaN混晶積層薄膜を作製した。

【0037】ついで、微細加工プロセスを適用することにより、素子パターンの作製および電極の形成を行う。リソグラフィープロセスは通常のフォトレジスト材料を用いるプロセスにより行うことができ、エッチング法としてはイオンミリング法により、素子パターンの作製を行った。ついで、n-GaN半導体層にはAl電極を、p-GaN半導体層には電極幅が20μmで電極間距離が50μmのネット状のAu電極（表面の25%を覆う）をそれぞれ真空蒸着法によって形成した。この素子の断面構造を図11に、平面構造を図15に示す。

【0038】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングし

12

た。この素子の電極に10Vの電圧を印加して15mAの電流を注入すると、発光強度が70mcdの青色の発光が観測された。

【0039】

【実施例5】実施例4において、p-GaN半導体積層薄膜上にネット状電極が形成されていない外は、実施例4と同様の方法によりGaN半導体積層構造を作製した。該p-GaN半導体積層薄膜上に、電極幅が50μmで電極間距離が50μmのクシ状のAu電極（表面の23%を覆う）を真空蒸着法により作製した。この素子の平面構造を図16に示す。

【0040】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して13mAの電流を注入すると、発光強度が60mcdの青色の発光が観測された。

【0041】

【実施例6】実施例4において、p-GaN半導体積層薄膜上にネット状電極が形成されていない外は、実施例4と同様の方法によりGaN半導体積層構造を作製した。該p-GaN半導体積層薄膜上に、電極幅が50μmで電極間距離が50μmのミアンダ状のAu電極（表面の20%を覆う）を真空蒸着法により作製した。この素子の平面構造を図17に示す。

【0042】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して12mAの電流を注入すると、発光強度が55mcdの青色の発光が観測された。

【0043】

【発明の効果】本発明の発光素子においては、窒化ガリウム系化合物からなる発光層を形成し、p型あるいは1型半導体層を表面層とし、その上に電圧を均一に印加するためのパターンを形成した電極を設け、電極側から光を取り出すことにより、発光効率が優れた発光素子を得ることができるという特長がある。

【図面の簡単な説明】

【図1】薄膜作製に用いたガスソースMBE装置の概略図である。

【図2】実施例1の素子の電流-電圧測定を示した図である。

【図3】n-GaN/p-GaN構造発光素子の断面構造を示した図である。

【図4】n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN構造発光素子の断面構造を示した図である。

【図5】n⁺-GaN/n-GaN/p-GaN構造発光素子の断面構造を示した図である。

【図6】n-Ga_{1-x}In_xN/i-Ga_{1-x}In_xN/p

13

$n\text{-Ga}_1\text{-In}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図7】 $n\text{-Ga}_1\text{-In}_x\text{N}/p\text{-Ga}_1\text{-In}_x\text{N}/p\text{-Ga}_1\text{-In}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図8】 $n\text{-Ga}_1\text{-Al}_x\text{N}/i\text{-Ga}_1\text{-Al}_x\text{N}/p\text{-Ga}_1\text{-Al}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図9】 $n\text{-Ga}_1\text{-Al}_x\text{N}/i\text{-Ga}_1\text{-Al}_x\text{N}/n\text{-Al}_x\text{N}/p\text{-Ga}_1\text{-Al}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図10】 $n\text{-GaN}/p\text{-GaN}/n\text{-Ga}_1\text{-In}_x\text{N}/p\text{-Ga}_1\text{-In}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図11】 $\text{GaN}-\text{GaInN}$ 系組成傾斜構造/ $n\text{-Ga}_1\text{-In}_x\text{N}/p\text{-Ga}_1\text{-In}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図12】 $n\text{-Ga}_1\text{-In}_x\text{N}/$ 量子井戸構造/ $p\text{-Ga}_1\text{-In}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図13】 $\text{GaN}-\text{GaInN}$ 歪超格子構造/ $n\text{-Ga}_1\text{-In}_x\text{N}/p\text{-Ga}_1\text{-In}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図14】 $n\text{-Ga}_1\text{-In}_x\text{N}/p\text{-Ga}_1\text{-In}_x\text{N}/n\text{-Ga}_1\text{-In}_x\text{N}/p\text{-Ga}_1\text{-In}_x\text{N}$ 構造発光素子の断面構造を示した図である。

【図15】ネット状電極を形成した発光素子の平面図を示す。

【図16】クシ状電極を形成した発光素子の平面図を示す。

【図17】ミアンダ状電極を形成した発光素子の平面図を示す。

【図18】 $n^+\text{-GaN}/n\text{-GaN}/p\text{-GaN}$ 構造からなる発光層と該発光層が形成されていない基板面に金属層が形成された構造からなる発光素子の断面構造を示した図である。

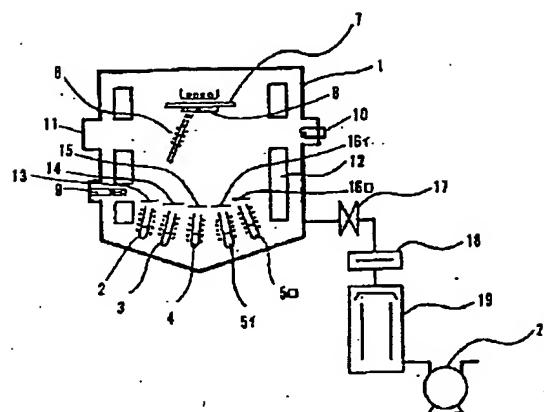
【符号の簡単な説明】

- 1 真空容器
- 2 蒸発用ルツボ
- 3 蒸発用ルツボ
- 4 蒸発用ルツボ
- 5 イ蒸発用ルツボ
- 5 口蒸発用ルツボ
- 6 クラッキングガスセル

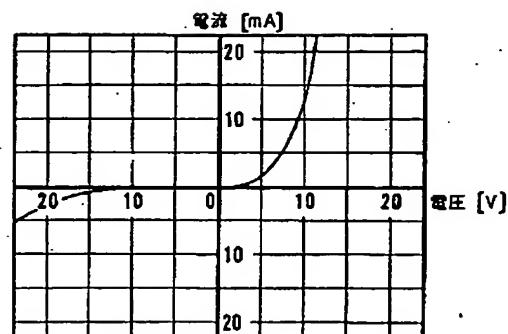
14

7	基板加熱ホルダー
8	基板
9	四重極質量分析器
10	RHEED用電子銃
11	RHEEDスクリーン
12	クライオパネル
13	シャッター
14	シャッター
15	シャッター
16	イシャッター
16	ロシャッター
17	バルブ
18	コールドトラップ
19	油拡散ポンプ
20	油回転ポンプ
21	基板
22	$n\text{-GaN}$ 系半導体層に形成する電極
23	p -あるいは <i>i</i> - GaN 系半導体層に形成する電極
24	$n\text{-GaN}$
25	$p\text{-GaN}$
26	$n\text{-Ga}_1\text{-In}_x\text{N}$
27	$p\text{-Ga}_1\text{-In}_x\text{N}$
28	$n^+\text{-GaN}$
29	$i\text{-GaN}$
30	$i\text{-Ga}_1\text{-In}_x\text{N}$
31	$p\text{-Ga}_1\text{-In}_x\text{N}$
32	$n\text{-Ga}_1\text{-Al}_x\text{N}$
33	$i\text{-Ga}_1\text{-Al}_x\text{N}$
34	$p\text{-Ga}_1\text{-Al}_x\text{N}$
35	$n\text{-Ga}_1\text{-Al}_x\text{N}$
36	$i\text{-Ga}_1\text{-Al}_x\text{N}$
37	$p\text{-Ga}_1\text{-Al}_x\text{N}$
38	$\text{GaN}-\text{GaInN}$ 歪超格子構造
39	$\text{GaN}-\text{GaInN}$ 歪超格子構造
40	$n\text{-Ga}_1\text{-In}_x\text{N}$
41	$n\text{-GaN}$ 系半導体層に設けられた電極
42	$n\text{-GaN}$ 系半導体層
43	i -あるいは <p>-GaN</p> 系半導体層
44	ネット状電極
45	クシ状電極
46	ミアンダ状電極
47	金属層

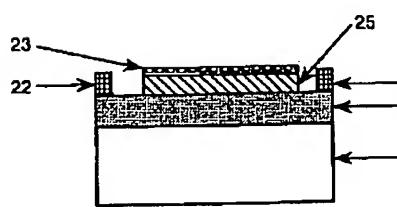
【図1】



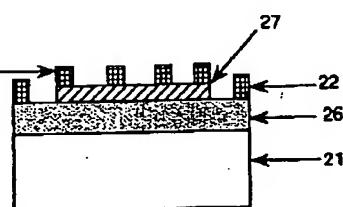
【図2】



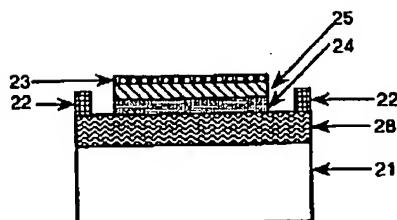
【図3】



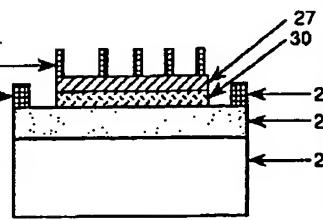
【図4】



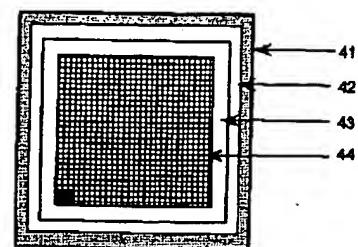
【図5】



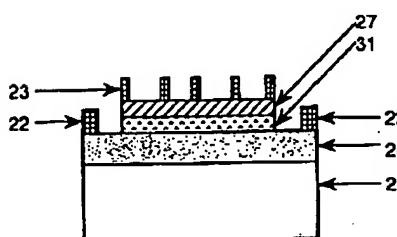
【図6】



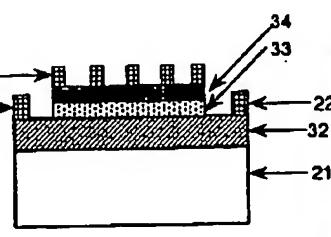
【図15】



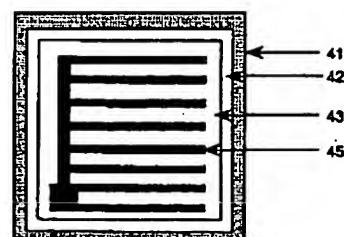
【図7】



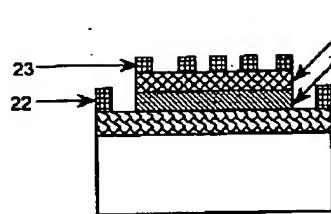
【図8】



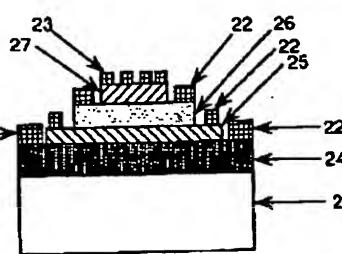
【図16】



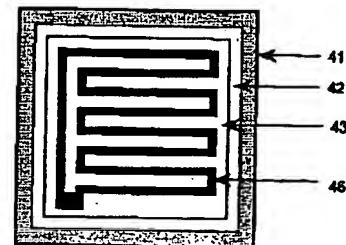
【図9】



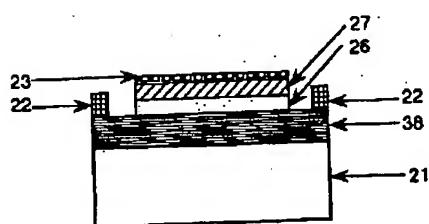
【図10】



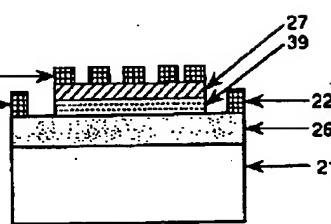
【図17】



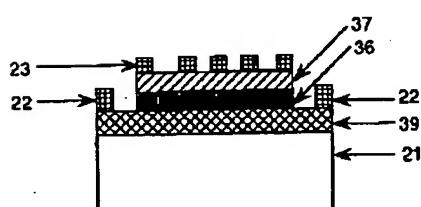
【図11】



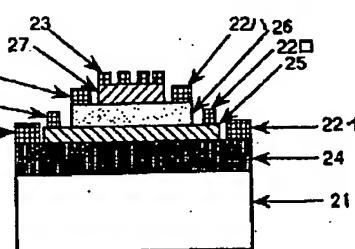
【図12】



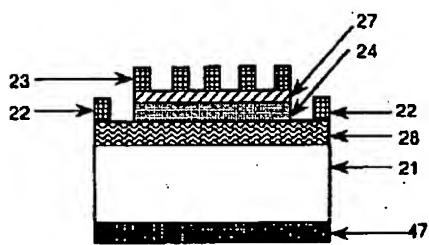
【図13】



【図14】



【図18】



05-335622

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It has at least one luminous layer which comes to combine the n-type-semiconductor layer and p type, or the i-type-semiconductor layer which consists of a gallium-nitride system compound on a transparent substrate. In the semiconductor light-emitting-device structure where the electrode is formed in the part of a request of a semiconductor layer in order to impress voltage to this luminous layer The electrode which had the pattern for impressing voltage to the surface layer which uses p type or a i-type-semiconductor layer as a surface layer, and consists of this p type or a i-type-semiconductor layer uniformly formed Semiconductor luminescence equipment characterized by wearing the front face of this semiconductor surface layer in the range which does not exceed 50%, and taking out light from the electrode side.

[Claim 2] It has at least one luminous layer which comes to combine the n-type-semiconductor layer and p type, or the i-type-semiconductor layer which has much more metal layer at least in one substrate side on a transparent substrate, and consists of a gallium-nitride system compound on the substrate side of the opposite side. In the semiconductor light-emitting-device structure where the electrode is formed in the part of a request of a semiconductor layer in order to impress voltage to this luminous layer The electrode which had the pattern for impressing voltage to the surface layer which uses p type or a i-type-semiconductor layer as a surface layer, and consists of this p type or a i-type-semiconductor layer uniformly formed Semiconductor luminescence equipment characterized by wearing the front face of this semiconductor surface layer in the range which does not exceed 50%, and taking out light from the electrode side.

[Claim 3] The claim 1 characterized by the pattern of the electrode formed in the surface layer which consists of p type or the i-type-semiconductor layer of a gallium-nitride system compound having the shape of the letter of a network, the shape of Cush, and MIANDA, or semiconductor luminescence equipment given in two.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the optimal ultraviolet region especially for a display, a display, and optical communication - orange semiconductor luminescence equipment.

[0002]

[Description of the Prior Art] Although a semiconductor device, especially visible region light emitting diode (Light Emitting Diode) are used as a display device in the latus field, conventionally, ultraviolet region - blue light emitting diode and laser diode are not put in practical use, but development is hurried as an object for a display which needs especially the three primary colors. The thing using ZnSe, ZnS and GaN, SiC, etc. as ultraviolet region - blue light emitting diode and laser diode is reported.

[0003] However, it cannot be said that production of the compound semiconductor which generally has a big band gap is difficult, and the manufacture method of an usable thin film is still established by especially the light emitting device. The gallium-nitride system semiconductor thin film by which promising ** is carried out as a short wavelength light emitting device in it is produced by the MBE method, the MOCVD method, halogen CVD, and the sputtering method on silicon on sapphire until now [pro grace OBU crystal growth and character rye ZEISHON (Progress of Crystal Growth and Characterization) 17 (1988) 53-78]. Since there is no single crystal substrate of itself in a gallium-nitride system semiconductor thin film, thin film growth by the hetero-epitaxy method must be performed, and there is a trouble that it is difficult to produce the crystalline good thin film which can be used as a light emitting device. As a substrate, sapphire, a zinc oxide, silicon, a quartz, SiC, GaAs, GaP, etc. are used. However, growth of the crystalline good gallium-nitride system semiconductor thin film on a conductive substrate like silicon, SiC, GaAs, or GaP is difficult, and the insulating substrate is mainly used conventionally. [with report that a crystalline good GaN thin film can be obtained by preparing the buffer layer of AlN on it especially using the Cth page substrate of sapphire -- Japanese crystal-growth society magazine 15 (1988) 334-342] However, since there is the absorption of light by the substrate in order that how to take out an electrode in order to use an insulating substrate may take out the light which is difficult or emitted light through a substrate, there is a trouble which luminous efficiency becomes low or is said.

[0004] Therefore, it was difficult to obtain luminescence equipment with the sufficient ejection efficiency of light which consists of a gallium-nitride system semiconductor thin film, and was the big trouble of especially short wavelength light-emitting-device production.

[0005]

[Problem(s) to be Solved by the Invention] this invention is excellent in the ejection efficiency of the light which emitted light as a short wavelength light emitting device, and tends to offer gallium-nitride system semiconductor luminescence equipment with easy formation and ejection of an electrode.

[0006]

[Means for Solving the Problem] This invention persons made it possible to obtain the semiconductor luminescence equipment which has the outstanding performance by considering as the structure which

can take out the light which emitted light, without letting a substrate pass, as a result of repeating research wholeheartedly, in order to solve the aforementioned trouble. Namely, this invention has at least one luminous layer which comes to combine the n-type-semiconductor layer and p type, or the i-type-semiconductor layer which consists of a gallium-nitride system compound on a transparent substrate. In the semiconductor light-emitting-device structure where the electrode is formed in the part of a request of a semiconductor layer in order to impress voltage to this luminous layer The electrode which had the pattern for impressing voltage to the surface layer which uses p type or a i-type-semiconductor layer as a surface layer, and consists of this p type or a i-type-semiconductor layer uniformly formed The semiconductor luminescence equipment characterized by wearing the front face of this semiconductor surface layer in the range which does not exceed 50%, and taking out light from the electrode side, And it has much more metal layer at least in one substrate side on a transparent substrate. And it has at least one luminous layer which comes to combine the n-type-semiconductor layer and p type, or the i-type-semiconductor layer which consists of a gallium-nitride system compound on the substrate side of the opposite side. In the semiconductor light-emitting-device structure where the electrode is formed in the part of a request of a semiconductor layer in order to impress voltage to this luminous layer The electrode which had the pattern for impressing voltage to the surface layer which uses p type or a i-type-semiconductor layer as a surface layer, and consists of this p type or a i-type-semiconductor layer uniformly formed It is semiconductor luminescence equipment characterized by wearing the front face of this semiconductor surface layer in the range which does not exceed 50%, and taking out light from the electrode side.

[0007] In this invention, as a substrate, it is transparent, if the front face is flat, it is good, and the glass generally used, a polycrystal substrate, or a single crystal substrate can be used. As the example, there are single crystal substrates, such as glass, such as quartz glass and high silicic-acid glass, and silicon carbide (SiC), a magnesium oxide (MgO), sapphire (aluminum 2O₃), a quartz (SiO₂), titanium oxide (TiO₂), a strontium titanate (SrTiO₃), lanthanum aluminum NETO (LaAlO₃), the integral multiple of at least one lattice constant of the gallium-nitride system semiconductor directly formed on this substrate in the above single crystal substrates especially -- the integral multiple of the lattice constant of this single crystal substrate -- ** -- it will become desirable to use the single crystal substrate which took out a front face which serves as 2% or less of mismatch preferably 5% or less After growing up the crystal which has the field which a crystal is grown up or serves as criteria so that the field to which only the desired angle inclined after this on the basis of the field where a single crystal substrate is suitable as a method of obtaining the substrate which has such a front face may come out, it can carry out by cutting and grinding. This becomes possible to form a crystalline good gallium-nitride system semiconductor thin film on this substrate. In this case, if it is the substrate which can observe a streak pattern in the RHEED (Refractive High Energy Electron Diffraction) pattern of a substrate side, a still better gallium-nitride system semiconductor thin film can be obtained. Furthermore, the thin film of a single crystal with which the lattice constant of a gallium-nitride system semiconductor serves as an integral multiple of the lattice constant of this single crystal substrate and 5% or less of mismatch, or the tropism of your kind consideration is made to be able to form on the glass generally used, a polycrystal substrate, or a single crystal substrate, and the gallium-nitride system semiconductor thin film made into the purpose on it can also be grown up.

[0008] In this invention, a gallium-nitride system compound is a gallium system mixed-crystal semiconductor which consists of the GaN semiconductor or gallium which consists of a gallium independent, and an III group element. Especially although there are GaInN, GaAlN, GaInAlN, GaAlBN, etc. as a gallium system mixed-crystal semiconductor, it is not limited to these. Although what is necessary is just to dope a suitable impurity in order to control the conductivity type of a gallium-nitride system compound, as an example of n type dopant, there are Si, germanium, C, Sn, Se, Te, etc., and there are Mg, calcium, Sr, Zn, Be, Cd, Hg, Li, etc. as an example of p type dopant. The kind and carrier density of a carrier are changeable by changing the kind and the amount of doping of these dopants. Moreover, it can consider as the structure which changed the concentration doped by the direction of thickness at this time, or can also consider as the structure which prepared delta doping layer

doped only in a specific layer. As the method of doping, it can carry out by the ion implantation, the diffusion method, etc. after thin film production, forming a gallium-nitride system semiconductor thin film.

[0009] As semiconductor luminescence equipment of this invention, it has the luminous layer which comes to combine at least one kind of n type gallium-nitride system semiconductor layer and p type, or a i-type-semiconductor layer. That the luminous layer should just combine these semiconductor layers suitably, it has structures, such as n/i, n/p, n/i/p, n+/n/p, n+/n/i, and n/p/p+, and each layer can still also use the single crystal gallium-nitride system semiconductor layer from which composition differs. Moreover, the quantum well structure which consists of a single crystal gallium-nitride system semiconductor is made to form, luminous efficiency can be raised or luminescence wavelength can also be controlled.

[0010] Besides n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN shown in n-GaN/p-GaN shown in drawing 3, or drawing 4 as an example of the structure of semiconductor luminescence equipment n-Ga_{1-x}Al_xN/p-Ga_{1-x}Al_xN, n-GaN/p-GaN, n-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN ($0 \leq x \leq 1$, $0 \leq y \leq 1$), Or n+-GaN/n-GaN/p-GaN shown in drawing 5, n-Ga_{1-x}In_xN/i-Ga_{1-y}In_yN/p-Ga_{1-x}In_xN shown in drawing 6 ($x \leq y$) $0 \leq x \leq 1$, $0 \leq y \leq 1$, n-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN/p-Ga_{1-x}In_xN shown in drawing 7 ($x \leq y$) $0 \leq x \leq 1$, $0 \leq y \leq 1$, n-Ga_{1-x}Al_xN/i-Ga_{1-y}Al_yN/p-Ga_{1-x}Al_xN shown in drawing 8 ($x \leq y$) $0 \leq x \leq 1$, $0 \leq y \leq 1$, n-Ga_{1-x}yIn_xAlyN/i-Ga_{1-a}bIn_aAl_bN/p-Ga_{1-x}yIn_xAlyN shown in drawing 9 ($x+y \leq a+b$) $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq a \leq 1$, $0 \leq b \leq 1$, n-GaN/p-GaN/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN ($0 \leq x \leq 1$) shown in drawing 10, The GaInN system composition inclination structure / n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN shown in drawing 11 ($0 \leq x \leq 1$), There are n-Ga_{1-x}In_xN / quantum well structure / p-Ga_{1-x}In_xN ($0 \leq x \leq 1$) shown in drawing 12, a GaN-GaInN distorted superlattice layer / n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN ($0 \leq x \leq 1$) shown in drawing 13. Composition inclination structure is that which made it possible to improve the property of a luminous layer by making composition of mixed crystal change from a substrate side to a luminous layer side one by one, and taking grid adjustment here, and the laminating of the super-thin film hundreds of Å or less in which composition differs from a distorted superlattice layer is carried out by turns, and it makes it possible to ease distortion between a substrate and a luminous layer and to improve a luminescence property. quantum well structure is a style in the clad layer of gallium-nitride system semiconductor mixed crystal with a bigger band gap than it about the barrier layer of gallium-nitride system semiconductor mixed crystal with a thickness of hundreds of Å or less which the quantum effect discovers -- it is structure It is also possible to raise luminous efficiency or to make the threshold current of luminescence low by considering as the single quantum well structure of having such one structure, and the multiplex quantum well structure which separated this quantum well structure in the thin barrier layer, and carried out the laminating to the multilayer. moreover, a luminous layer like [drawing 14] n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN/n-Ga_{1-y}In_yN/p-Ga_{1-y}In_yN ($0 \leq x \leq 1$, $0 \leq y \leq 1$) -- two-layer -- ***** -- as -- structure is shown If voltage is impressed between electrode 22 I and electrode 22 RO in this case, voltage will be impressed for blue luminescence between electrode 22 HA and an electrode 23 and voltage will be impressed for green luminescence between electrode 22 I and an electrode 23, the yellow luminescent color can be obtained. Thus, it becomes possible to obtain the element which can emit light in the two different luminescent color or neutral colors by choosing the electrode which impresses voltage.

[0011] As whole gallium-nitride system semiconductor thin film thickness in this invention, although especially limitation is not carried out, in order to make processes, such as etching, easy, it is that making it 5 micrometers or less makes it 3 micrometers or less desirable still more preferably. p type or a i-type-semiconductor layer is prepared in the most distant position from a substrate side, namely, although it becomes a surface layer, the electrode for impressing voltage to a luminous layer is made to form on it in this invention. The luminescence brightness of luminescence equipment is raised, or I hear that impressing voltage to the front face of p type or a i-type-semiconductor layer uniformly emits light uniformly on the front face of a semiconductor layer, and it will become desirable. As a material of the electrode formed in the front face of p type or a i-type-semiconductor layer, silicide, such as metaled simple substances or those alloys, such as aluminum, In, Cu, Ag, Au, Pt, Ir, Pd, Rh, W, Ti, and nickel,

and Pt, W, Mo, can be used. As a material of the electrode which contacts p type or a i-type-semiconductor layer, and directly, it is 4.0eV or more that a work function is 3.5eV or more desirable still more preferably, the barrier between an electrode, this p type, or a i-type-semiconductor layer can be made small by this, and a good ohmic property can be acquired. In this case, it is also possible to use those electrode materials as a chisel further, or to consider as a laminated structure. It is desirable to also make the thermal resistance of an electrode and bonding-proof nature improve by considering as the structure which carries out the laminating of the metal of a high-melting point like nickel, W, and Ti especially. It is desirable to impress voltage to p type or a i-type-semiconductor layer uniformly, in order to make a light emitting device emit light uniformly, and in order to take out the light which emitted light further from an electrode side, wrap area is that an electrode makes preferably the front face of this p type or a i-type-semiconductor layer 30% or less still more preferably 40% or less 50% or less.

Therefore, although an electrode needs to form a pattern on the front face of p type or a i-type-semiconductor layer, and it can consider as the letter of a network shown in drawing 15 as an example of a pattern, the shape of CUSH which are shown in drawing 16, and the shape of MIANDA which are shown in drawing 17, and there are combination of these patterns, the shape of a whirl and an island, etc. further, it is not limited to especially these. If the width of face of an electrode and an inter-electrode distance narrow width of face of an electrode and inter-electrode distance is made small that what is necessary is just to change with electric resistance of p type or a i-type-semiconductor layer, or the size of voltage to impress, its ejection efficiency of light will improve. While impressing voltage to the front face of p type or a i-type-semiconductor layer uniformly by making width of face of an electrode into a submicron grade, and making inter-electrode into the interval about submicron one, ejection efficiency of light can also be enlarged.

[0012] Moreover, in this invention, it will also become desirable to prepare metal layer much more at least as shown at drawing 18 on the field in which the gallium-nitride system compound on a transparent substrate is not formed. It is enabled for this metal layer to reflect the light which emits light in the luminous layer which comes to combine the n-type-semiconductor layer and p type, or the i-type-semiconductor layer of a gallium-nitride system compound, and comes out through a substrate, and to take it out from an electrode side. Thereby, the ejection efficiency of the light of a light emitting device can be raised. As a material used as a metal layer, there are metaled simple substances or those alloys, such as aluminum, In, Cu, Ag, Au, Pt, Ir, Pd, Rh, W, Mo, Ti, and nickel. A metal layer becomes what has at least a monostromatic desirable [also considering as the structure which carried out the laminating of the metal of high-melting points, such as nickel, W, and Mo, in order to make the pewter-proof nature when packing on a frame with a reflecting mirror, thermal resistance, bonding-proof nature, etc. improve, although it is good].

[0013] The manufacture method of the light emitting device of this invention is explained below. In this invention, there are the CVD (Chemical Vapor Deposition) method, a MOCVD (Metal Organic Chemical Vapor Depositon) method, the gas source MBE (Molecular Beam Epitaxy) method, etc. as the production method of a semiconductor thin film which consists of a gallium-nitride system compound. It is desirable at the point that the gas source MBE method in which thin film growth is possible can produce a good gallium-nitride system semiconductor thin film in a high vacuum not using an organic compound especially.

[0014] By using together the gas source and Ga solid-state source containing nitrogen of a gaseous compound in the gas source MBE method hereafter explains how to produce the laminated structure which consists of a desired gallium-nitride system semiconductor on a substrate. Here, the mixed gas which is independent about 3 ammonia gas and nitrogen fluoride, a hydrazine, dimethylhydrazine, etc., or makes a subject 3 ammonia gas and nitrogen fluoride, a hydrazine, dimethylhydrazine, etc. as a gaseous compound containing nitrogen can be used. It is also possible to use the above compounds as mixed gas, diluting them with inert gas, such as nitrogen, an argon, and helium. It is necessary to make the amount of supply of the gaseous compound containing nitrogen larger than the amount of supply of Ga in a substrate front face, and since the omission of the nitrogen from the GaN semiconductor thin film which will be generated if the amount of supply of the gaseous compound containing nitrogen

becomes smaller than the amount of supply of Ga becomes large, it becomes difficult to obtain a good GaN semiconductor thin film. Therefore, the amount of supply of the gaseous compound containing nitrogen is taking still more preferably for 1000 or more times 100 or more times preferably 10 or more times from the solid-state source. That what is necessary is just to use a gas cell as the supply method of the gaseous compound containing nitrogen, this turns opening to a substrate side, and installs pipes, such as a boron nitride, an alumina, a quartz, and stainless steel, in thin film growth equipment, and it can be made to perform performing a start and halt of control of the amount of supply, or supply by connecting a bulb, control-of-flow equipment, and a pressure controller. Moreover, I also hear that using a cracking gas cell supplies a substrate front face efficiently where 3 ammonia gas and nitrogen fluoride, a hydrazine, dimethylhydrazine, etc. are activated, and it will become desirable. A cracking gas cell heats 3 ammonia gas and nitrogen fluoride, a hydrazine, dimethylhydrazine, etc. under existence of a catalyst, and makes it activated efficiently, and it becomes what has desirable fibrous making it the shape of porosity and enlarging a surface area about ceramics like an alumina, a silica, boron nitride, and silicon carbide as a catalyst. Although the temperature of cracking needs to change with the amount of supply, such as 3 kind [of catalyst], ammonia gas, and nitrogen fluoride, a hydrazine, and dimethylhydrazine, etc., it will become desirable to set it as the range of 100-600 degrees C.

[0015] The gaseous compound which supplies simultaneously the gaseous compound containing the III group metallic element and nitrogen like Ga, In, or aluminum to a substrate side, or contains Ga and nitrogen can be supplied to a substrate side by turns, or the method which carries out growth discontinuation at the time of thin film growth, has promoted crystallization enough and carries out it when producing a gallium-nitride system semiconductor thin film by the gas source MBE method can also be performed. Especially the thing for which film growth is performed, checking that a RHEED (Refractive High Energy Electron Diffraction) pattern is observed and a streak can be seen is desirable.

[0016] Although the manufacture method of a light emitting device which consists of a gallium-nitride system semiconductor thin film produced by the gas source MBE method using ammonia gas as an example hereafter is explained, it is not limited to especially this. The gas source MBE equipment equipped with the crucibles 2, 3, 4, and 5 for evaporation (Knudsen Cell), the cracking gas cell 6, the substrate heating electrode holder 7 and the quadrupole child mass spectrograph 9, the RHHED gun 10, and the RHEED screen 11 in the vacuum housing 1 as shown in drawing 1 as equipment was used.

[0017] Ga metal was put into the crucible 2 for evaporation, and it heated to the temperature set to 1013-1019-/cm² and sec in a substrate side. Using the cracking gas cell 6, it installed in introduction of 3 ammonia gas and nitrogen fluoride so that 3 ammonia gas and nitrogen fluoride might be directly sprayed on a substrate 8. The amount of introduction was supplied so that it might be set to 1016-1020-/cm² and sec in a substrate front face. n type dopants, such as p type dopants, such as Mg, calcium, Zn, Be, Cd, Sr, Hg, and Li, and Si, germanium, Sn, C, Se, Te, are put into the crucibles 4 and 5 for evaporation, and it dopes by controlling temperature and supply time to become the predetermined amount of supply.

[0018] The field which the axis of rotation was set [field] as the Rth page projection of sapphire c axis, and rotated it 9.2 degrees from the Rth page of sapphire as a substrate 8 was used, and it heated at 200-900 degrees C. First, after heating a substrate 8 at 900 degrees C within a vacuum housing 1, it was set as predetermined growth temperature, and by the growth rate of 0.1-30A / sec, subsequently opened simultaneously the shutter of Mg of the crucible 2 for evaporation, and the crucible 4 for evaporation for the n type GaN semiconductor thin film of 0.1-3 micrometers of thickness, p type of 0.01-2 micrometers of thickness or the i type GaN semiconductor thin film was made to form, and the laminating thin film for light emitting devices was produced. In this invention, it is desirable to perform film growth, looking at the streak pattern of RHEED.

[0019] Subsequently, by performing processing to this laminating thin film, while deciding the configuration of an element, the electrode for carrying out the seal of approval of the voltage is prepared. As for a lithography process, it is desirable to be able to carry out in the general process using the usual photoresist material, and to use the dry etching method as an etching method. As a dry etching method, ion milling, efficient consumer response etching, reactive ion etching, ion beam assistant

etching, and convergence ion beam etching can be used. Especially in this invention, since the whole laminating thin film thickness of a gallium-nitride system semiconductor is small, it is also one of the features that these dry etching methods can apply efficiently.

[0020] As a material of the electrode for impressing voltage to the front face of p type or a i-type-semiconductor layer uniformly, silicide, such as metaled simple substances or those alloys, such as aluminum, In, Cu, Ag, Au, Pt, Ir, Pd, Rh, W, Ti, and nickel, and Pt, W, Mo, can be used. An electrode is producible with the MBE method, CVD, a vacuum deposition method, an electron-beam-evaporation method, and a spatter. Moreover, as a material of the metal layer formed on the field in which the luminous layer is formed, and the field of an opposite side, metaled simple substances or those alloys, such as aluminum, In, Cu, Ag, Au, Pt, Ir, Pd, Rh, W, Ti, and nickel, can be used. Those metal layers are producible with the MBE method, CVD, a vacuum deposition method, an electron-beam-evaporation method, and a spatter. Moreover, when producing a metaled laminated structure, it can carry out by combining these methods.

[0021] The dicing saw etc. cut the wafer obtained by such method, it wired using the gold streak by the wire bonder, the package by the epoxy system resin, the methacrylic system resin, the carbonate system resin, etc. was performed, and the light emitting device was produced.

[0022]

[Example] Hereafter, an example explains to a detail further. Luminescence intensity was measured in 20cm distance on the normal axis from the luminescence front face.

[0023]

[Example 1] By the gas source MBE method using ammonia gas, a GaN semiconductor laminating thin film is grown up on silicon on sapphire, and the example which produced the blue light emitting device which used it is explained. The gas source MBE equipment equipped with the crucibles 2, 3, 4, and 5 for evaporation, the cracking gas cell 6, the substrate heating electrode holder 7, the quadrupole mass spectrograph 9, the electron gun 10 for RHEED, and the RHEED screen 11 in the vacuum housing 1 as shown in drawing 1 was used.

[0024] Ga metal was put into the crucible 2 for evaporation, it heated at 1020 degrees C, Zn metal was put into crucible 5 RO for evaporation, and it heated at 190 degrees C. The cracking gas cell 6 which filled up the interior with the alumina fiber was used for introduction of gas, and it heated at 400 degrees C, and as gas was directly sprayed on the substrate 7, it was supplied at the rate of 5 cc/min. The field which the axis of rotation was set [field] as the Rth page projection of sapphire c axis, and rotated it 9.2 degrees from the Rth page of the sapphire of the size of 20mm angle as a substrate 8 was used.

[0025] The pressure in a vacuum housing was 1×10^{-6} Torr at the time of membrane formation. First, it heats for 30 minutes at 900 degrees C, and membranes are formed by subsequently to the temperature of 700 degrees C holding a substrate 8. Supplying ammonia gas from the cracking gas cell 6, membrane formation opens the shutter 13 of Ga first, and produces the n-GaN semiconductor layer of 6000A of thickness at 1.0A / membrane formation speed of sec. The p-GaN semiconductor layer which opened shutter 16 RO and next doped 800A Zn on this GaN semiconductor thin film with the shutter 13 was grown up, and the GaN semiconductor laminating thin film was produced.

[0026] Subsequently, production of an element pattern and formation of an electrode are performed by applying a micro-processing process. The process using the usual photoresist material could perform the lithography process, and it produced the element pattern by the ion milling method as an etching method. Subsequently, inter-electrode distance formed in the n-GaN semiconductor layer Au electrode (it is a wrap in 25% of a front face) of the letter of a network whose electrode width of face is 50 micrometers in 20 micrometers about aluminum electrode at a p-GaN semiconductor layer by the vacuum deposition method, respectively. The cross-section structure of this element is shown in drawing 3, and diode characteristics are shown in drawing 2.

[0027] The dicing saw cut the element obtained by this method, and after resembling the wire bonder and wiring using a gold streak more, packaging was carried out by the epoxy resin. When the voltage of 10V was impressed to the electrode of this element and 13mA current was poured in, luminescence of 90mcd(s) with blue luminescence intensity was observed.

[0028]

[Example 2] By the gas source MBE method using ammonia gas, a GaN semiconductor laminating thin film is grown up on silicon on sapphire, and the example which produced the light emitting device which used it is explained. The gas source MBE equipment equipped with the crucibles 2, 3, 4, and 5 for evaporation, the cracking gas cell 6, the substrate heating electrode holder 7, the quadrupole mass spectrograph 9, the electron gun 10 for RHEED, and the RHEED screen 11 in the vacuum housing 1 as shown in drawing 1 was used.

[0029] Ga metal was put into the crucible 2 for evaporation, it heated at 1020 degrees C, Zn metal was put into crucible 5 RO for evaporation, and it heated at 190 degrees C. The cracking gas cell 6 which filled up the interior with the alumina fiber was used for introduction of gas, and it heated at 400 degrees C, and as gas was directly sprayed on the substrate 7, it was supplied at the rate of 5 cc/min. The Rth page of the sapphire whose OFF angle of the size of 20mm angle is 0.3 degrees as a substrate 8 was used.

[0030] The pressure in a vacuum housing was 1×10^{-6} Torr at the time of membrane formation. First, it heats for 30 minutes at 900 degrees C, and membranes are formed by subsequently to the temperature of 700 degrees C holding a substrate 8. By the growth rate of 1.0A / sec, the shutter 13 was opened first, supplying ammonia gas from the cracking gas cell 6, and membrane formation continued the n+-GaN semiconductor layer with a thickness of 1500A, formed the 4500A n-GaN semiconductor layer, subsequently, with the shutter 13, it formed the p-GaN semiconductor layer of the thickness of the 500 on-GUSUCHI loam which opened shutter 16 RO and doped Zn, and produced the GaN semiconductor laminating thin film.

[0031] Subsequently, production of an element pattern and formation of an electrode are performed by applying a micro-processing process. The process using the usual photoresist material could perform the lithography process, and it produced the element pattern by the ion milling method as an etching method. Subsequently, inter-electrode distance formed in the n-GaN semiconductor layer Au electrode (it is a wrap in 25% of a front face) of the letter of a network whose electrode width of face is 50 micrometers in 20 micrometers about aluminum electrode at a p-GaN semiconductor layer by the vacuum deposition method, respectively. The cross-section structure of this element is shown in drawing 5.

[0032] The dicing saw cut the element obtained by this method, and after resembling the wire bonder and wiring using a gold streak more, packaging was carried out by the epoxy resin. When the voltage of 10V was impressed to the electrode of this element and 10mA current was poured in, luminescence of 70mcd(s) with blue luminescence intensity was observed.

[0033]

[Example 3] The GaN semiconductor laminated structure was produced by the same method as an example 2 except forming a metal layer in the substrate side in which the GaN semiconductor laminating thin film is not formed. The metal layer was used as 5000A aluminum layer, and was produced by the vacuum deposition method. The cross-section structure of this element is shown in drawing 18. When the voltage of 10V was impressed to the electrode of this element and 10mA current was poured in, luminescence of 80mcd(s) with blue luminescence intensity was observed.

[0034]

[Example 4] By the gas source MBE method using ammonia gas, GaInN composition inclination structure is grown up on silicon on sapphire, the luminous layer which consists of GaInN mixed crystal is formed on it, and the example which produced the blue light emitting device which used it is explained. The gas source MBE equipped with the crucibles 2, 3, 4, and 5 for evaporation, the cracking gas cell 6, the substrate heating electrode holder 7, the quadrupole mass spectrograph 9, the electron gun 10 for RHEED, and the RHEED screen 11 in the vacuum housing 1 as shown in drawing 1 was used as equipment.

[0035] It heated at 1020 degrees C and In metal was put into the crucible 3 for evaporation, it heated at 880 degrees C, Mg metal was put [Ga metal was put into the crucible 2 for evaporation,] into the crucible 5 for evaporation, and it heated at 290 degrees C. The cracking gas cell 6 which filled up the

interior with the alumina fiber was used for introduction of gas, and it heated at 400 degrees C, and as gas was directly sprayed on the substrate 7, it was supplied at the rate of 5 cc/min.

[0036] The field which the axis of rotation was set [field] as the Rth page projection of sapphire c axis, and rotated it 9.2 degrees from the Rth page of the sapphire of the size of 20mm angle as a substrate 8 was used. The pressure in a vacuum housing was 1×10^{-6} Torr at the time of membrane formation. First, it heats for 30 minutes at 900 degrees C, and membranes are formed by subsequently to the temperature of 700 degrees C holding a substrate 8. Opening only the shutter 13 for [Ga] 10 seconds first, opening the shutter of the crucible of Ga and In subsequently, supplying ammonia gas from the cracking gas cell 6, and carrying out the temperature up of the temperature of the evaporation crucible 3 at the rate of 0.6 degrees C/min from 880 degrees C to 910 degrees C, membrane formation is 1.0A / membrane formation speed of sec, and produces the GaInN mixed-crystal thin film which has Ga_{0.95}In_{0.05}N composition inclination structure from GaN of 3000A of thickness. Next, the 2000A n type Ga_{0.95}In_{0.05}N semiconductor layer was grown up on this GaInN mixed-crystal thin film, the p type Ga_{0.95}In_{0.05}N semiconductor layer which opened the shutter of the evaporation crucibles 2, 3, and 5I on it further, and doped Mg was grown up, and the GaInN mixed-crystal laminating thin film was produced.

[0037] Subsequently, production of an element pattern and formation of an electrode are performed by applying a micro-processing process. The process using the usual photoresist material could perform the lithography process, and it produced the element pattern by the ion milling method as an etching method. Subsequently, inter-electrode distance formed in the n-GaInN semiconductor layer Au electrode (it is a wrap in 25% of a front face) of the letter of a network whose electrode width of face is 50 micrometers in 20 micrometers about aluminum electrode at a p-GaInN semiconductor layer by the vacuum deposition method, respectively. The cross-section structure of this element is shown in drawing 11, and the planar structure is shown in drawing 15.

[0038] After the dicing saw's having cut the element obtained by this method and wiring using a gold streak by the wire bonder, packaging was carried out by the epoxy resin. When the voltage of 10V was impressed to the electrode of this element and 15mA current was poured in, luminescence of 70mcd(s) with blue luminescence intensity was observed.

[0039]

[Example 5] In the example 4, the outside where the letter electrode of a network is not formed on the p-GaInN semiconductor laminating thin film produced the GaInN semiconductor laminated structure by the same method as an example 4. On this p-GaInN semiconductor laminating thin film, electrode width of face produced Au electrode (it is a wrap in 23% of a front face) of the shape of Cush whose inter-electrode distance is 50 micrometers by the vacuum deposition method by 50 micrometers. The planar structure of this element is shown in drawing 16.

[0040] After the dicing saw's having cut the element obtained by this method and wiring using a gold streak by the wire bonder, packaging was carried out by the epoxy resin. When the voltage of 10V was impressed to the electrode of this element and 13mA current was poured in, luminescence of 60mcd(s) with blue luminescence intensity was observed.

[0041]

[Example 6] In the example 4, the outside where the letter electrode of a network is not formed on the p-GaInN semiconductor laminating thin film produced the GaInN semiconductor laminated structure by the same method as an example 4. On this p-GaInN semiconductor laminating thin film, electrode width of face produced Au electrode (it is a wrap in 20% of a front face) of the shape of MIANDA whose inter-electrode distance is 50 micrometers by the vacuum deposition method by 50 micrometers. The planar structure of this element is shown in drawing 17.

[0042] After the dicing saw's having cut the element obtained by this method and wiring using a gold streak by the wire bonder, packaging was carried out by the epoxy resin. When the voltage of 10V was impressed to the electrode of this element and 12mA current was poured in, luminescence of 55mcd(s) with blue luminescence intensity was observed.

[0043]

[Effect of the Invention] There is the feature that the light emitting device excellent in luminous efficiency can be obtained, by forming the luminous layer which consists of a gallium-nitride system compound in the light emitting device of this invention, using p type or a i-type-semiconductor layer as a surface layer, preparing the electrode in which the pattern for impressing voltage uniformly on it was formed, and taking out light from an electrode side.

[Translation done.]

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 05-335622

(43) Date of publication of application : 17.12.1993

(51) Int.CI. H01L 33/00

(21) Application number : 04-135220 (71) Applicant : ASAHI CHEM IND CO LTD

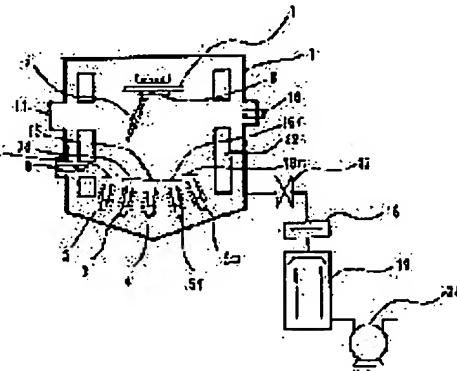
(22) Date of filing : 27.05.1992 (72) Inventor : IMAI HIDEAKI

(54) SEMICONDUCTOR LIGHT-EMITTING DEVICE

(57) Abstract:

PURPOSE: To obtain a gallium nitride semiconductor device having high light extracting efficiency by forming a light emitting layer of a gallium nitride compound and extracting light from an electrode on which a pattern for uniformly applying a voltage is formed.

CONSTITUTION: After an n-GaN semiconductor layer is formed by opening a Ga shutter 13 while a substrate 8 is heated to and maintained at 700°C and an ammonia gas is supplied from a cracking gas cell 6, a Zn-doped p-GaN semiconductor layer is grown on the n-GaN semiconductor layer by opening shutters 13 and 16b. Then an element pattern and electrodes are formed through a precise machining process and an Al electrode and netlike Au electrode (covering 25% of the surface) are respectively formed on the surface of the n-GaN and p-GaN semiconductor layers by vacuum deposition. Therefore, a semiconductor light emitting device having an excellent performance can be obtained when a package is formed after elements are cut off with a dicing saw and wiring is made with gold wires.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

[rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office